

基于70 nm InP HEMT工艺的230~250 GHz低噪声放大器设计

刘星¹, 孟范忠¹, 陈艳¹, 张傲^{2*}, 高建军³

(1. 中国电子科技集团公司第十三研究所, 河北石家庄 050051;

2. 南通大学交通与土木工程学院, 江苏南通 226019;

3. 华东师范大学物理与电子科学学院, 上海 200241)

摘要: 基于70 nm InP HEMT工艺, 设计了一款五级共源放大级联结构230~250 GHz低噪声太赫兹单片集成电路(TMIC)。该放大器采用扇形线和微带线构成栅极和源极直流偏置网络, 用以隔离射频信号和直流偏置信号; 基于噪声匹配技术设计了放大器的第一级和第二级, 基于功率匹配技术设计了中间两级, 最后一级重点完成输出匹配。在片测试结果表明, 230~250 GHz频率范围内, 低噪声放大器的小信号增益大于20 dB。采用Y因子法对封装后的低噪声放大器模块完成了噪声测试, 频率为243~248 GHz时该MMIC放大器噪声系数优于7.5 dB, 与HBT和CMOS工艺相比, 基于HEMT工艺的低噪声放大器具有3 dB以上的噪声系数优势。

关键词: 砷磷高电子迁移率晶体管(InP HEMT); 低噪声放大器(LNA); 太赫兹集成电路(TMIC)

中图分类号: O43

文献标识码: A

Design of 230~250 GHz low noise amplifier based on 70 nm InP HEMT process

LIU Xing¹, MENG Fan-Zhong¹, CHEN Yan¹, ZHANG Ao^{2*}, GAO Jian-Jun³

(1. The 13th Research Institute, CETC, Shijiazhuang 050051, China;

2. School of Transportation and Civil Engineering, Nantong University, Nantong 226019, China;

3. School of Physics and Electronic Science, East China Normal University, Shanghai 200241, China)

Abstract: Based on the 70 nm InP HEMT process, a 230~250 GHz low noise amplifier terahertz integrated circuit (TMIC) is designed. The amplifier adopts cascade structure of five common-source amplifiers to achieve low noise amplification. Based on the bias network which consists of microstrip radial stub and transmission line to isolate RF signals and DC bias signals. The first and second stages of the amplifier are designed based on noise matching technology, the middle two stages are designed based on power matching technology, and the last stage focuses on output matching. The on-chip test results show that the small signal gain of the LNA is greater than 20 dB in the frequency range of 230~250 GHz. The Y-factor method is used to complete the noise test of the encapsulated low noise amplifier module. The noise figure of the MMIC amplifier is better than 7.5 dB in the frequency range of 243~248 GHz. Compared with HBT and CMOS processes, the low noise amplifier based on HEMT process has a noise figure advantage of more than 3 dB.

Key words: InP HEMT, low noise amplifier (LNA), terahertz integrated circuit (TMIC)

引言

随着化合物半导体技术的进步, 人们已经能够

在亚毫米波甚至太赫兹频段开发出具有优良噪声特性和良好增益特性的低噪声放大器。在300 GHz以下的大气窗口频段中, 220~250 GHz低噪声放大

收稿日期: 2022-06-10, 修回日期: 2022-06-23

基金项目: 国家自然科学基金项目(62201293, 62034003)

Foundation items: Supported by the National Natural Science Foundation of China (62201293, 62034003)

作者简介(Biography): 刘星(1980-), 女, 湖南华容人, 高级工程师, 主要研究方向为毫米波及亚毫米波电路与技术。E-mail: liuxingsjz@163.com

*通讯作者(Corresponding author): E-mail: aozhang@ntu.edu.cn

Received date: 2022-06-10, revised date: 2022-06-23

器可应用于辐射测量、大气传感、卫星遥感等典型应用场景的固态射频接收前端中。

文献[1-6]列出了国外发表的该频段同类放大器。文献[1]和[2]中, V. Hurm、A. Tessmann 等人基于 50 nm GaAs HEMT 工艺报道了两款 243 GHz 低噪声放大器, 获得了 5~7 dB 的噪声系数; 文献[3]中, M. Varonen 等人采用 35 nm InP HEMT 工艺开发的低噪声放大器在 220~252 GHz 获得了 20 dB 的增益和 7~8 dB 噪声系数; 文献[4]和[5]则均采用 75 nm InP HEMT 工艺开发了两款 240 GHz 左右的低噪声放大器, 最小噪声系数达到了 5.8 dB; 文献[6]中毛燕飞等人采用 IHP 锗硅 BiCMOS 工艺开发了两款 220 GHz 低噪声放大器, 最高增益达到 22 dB, 噪声系数 11.5~13 dB。

本文基于中国电科十三所 70 nm InP HEMT 工艺, 开发了一款 230~250 GHz 低噪声放大器 TMIC, 并详细论述了 InP HEMT 低噪声放大器的分析、设计与测试结果。

1 工艺与器件

本文采用 InP HEMT 工艺, 在半绝缘 InP 衬底上利用化学气相沉积生长 HEMT 外延层, 沟道为 10 nm $\text{In}_{0.7}\text{Ga}_{0.3}\text{As}$, 二维电子气密度为 $2.6 \times 10^{12} \text{ cm}^{-2}$, 电子迁移率为 $10\ 300 \text{ cm}^2/\text{V}\cdot\text{s}$ 。值得注意的是, 为了降低寄生电阻引入的噪声, 需要优化欧姆接触工艺以及采用栅极偏向源极结构, 为了保证一定的击穿电压源漏之间的距离为 $3 \mu\text{m}$ 。栅长过短, 器件则表现出严重的短沟道效应和翘曲(kink)效应, 致使器件的夹断特性变差, 漏电导增加, 从而降低了器件的频率特性。InP HEMT 工艺采用背面通孔接地, 通孔的腐蚀采用感应耦合等离子体干法腐蚀技术, 最后采用 $5 \mu\text{m}$ 厚度镀金进行背面金属接地。图 1 给出了 70 纳米 HEMT 器件的层结构, 主要包括帽子层、势垒层、掺杂层、沟道层和缓冲层。主要的工艺技术是采用 T 型栅, 也就是截面形状呈现蘑菇型的 T 状栅电极, 这样其下部接触半导体表面的栅根很窄, 从而可以提高器件的特征频率, 而上部的栅帽很宽, 可以降低栅极的寄生电阻。

在亚毫米波频段, 器件的频率特性对其增益及噪声都有着决定性的影响, 器件特征频率的计算公式为:

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad (1)$$

式中, g_m 为器件本征跨导, 与器件栅极宽长比成正

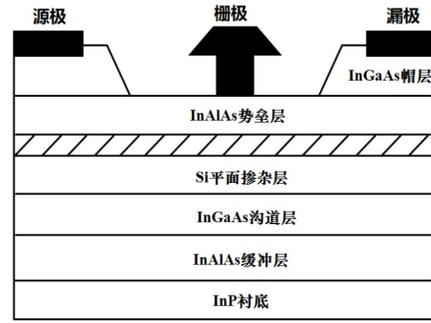


图1 InP HEMT 器件结构图

Fig. 1 InP HEMT device structure

比, C_{gs} 和 C_{gd} 分别为器件栅源和栅漏寄生电容, 两者之和称之为栅极电容 C_g , 他们与器件栅极面积成正比; 减小器件栅长一方面可以减小栅极尺寸, 降低寄生电容, 另一方面, 同等栅宽下, 减小栅长意味着宽长比增大, 器件本征跨导提高, 从而可提高器件特征频率。

器件最高振荡频率计算公式为:

$$f_{\max} = \frac{f_T}{\sqrt{4R/R_{ds} + 4\pi f_T C_{gd}(R + R_g)}} \quad (2)$$

其中, $R = R_g + R_i + R_s$ 。式中, R_{ds} 为源漏电阻, R_g 和 R_s 均为栅极和源极寄生电阻, R_i 为本征电阻。由式(2)可见, 提高器件 f_{\max} 除了需要提高 f_T 之外, 应尽量减少寄生电阻。

半导体器件最佳噪声系数的水平直接决定了放大器噪声系数的大小, 根据 FUKUI 公式^[7]:

$$F_{\min} = 1 + k \frac{f}{f_T} \sqrt{g_m(R_g + R_s)} \quad (3)$$

从公式中可以看到提高器件特征频率对降低器件噪声性能有帮助, 但是相应跨导的增加也会恶化噪声性能, 因此低噪声放大器设计需要在增益和噪声之间综合考虑。

图 2 给出了最佳特征频率、最高振荡频率以及最低的最佳噪声系数随栅极电容变化曲线, 从图中可以明显看到随着栅极电容的增加, 最佳特征频率和最高振荡频率迅速减小, 230~250 GHz 频段下最佳噪声系数明显上升。基于工作频率和最佳噪声参数的折中考虑, 最佳栅极电容的取值范围要小于 50 fF。

低噪声放大器设计中采用栅宽为 $2 \times 15 \mu\text{m}$ 的 HEMT 器件, 漏极电压为 1.2 V 时候的转移特性曲线如图 3 所示, 从图中可以看到其峰值跨导密度为 1660 mS/mm。图 4 给出了 HEMT 器件最佳噪声系数和特征频率随栅极电压变化曲线, 从图中可以看到

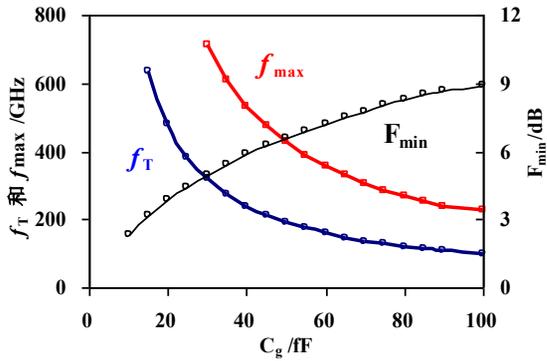


图 2 230 GHz 频段下器件 f_T , f_{max} 和 F_{min} 随栅极电容变化曲线

Fig. 2 Plot of f_T , f_{max} and F_{min} versus gate capacitance

最佳噪声系数变化不大(频率为 40 GHz),而特征频率随栅极电压增加而增加,最大截止频率接近 300 GHz,相应的最大振荡频率超过 400 GHz。

值得注意的是,目前器件的最佳噪声参数测试的商用系统最高频率在 40 GHz 左右,因此如果需要设计太赫兹低噪声放大器,则需要基于器件物理模型进行频段外推,通过测试所设计的放大器的噪声系数来验证 40 GHz 频段测试的最佳噪声参数的频段外推精度。

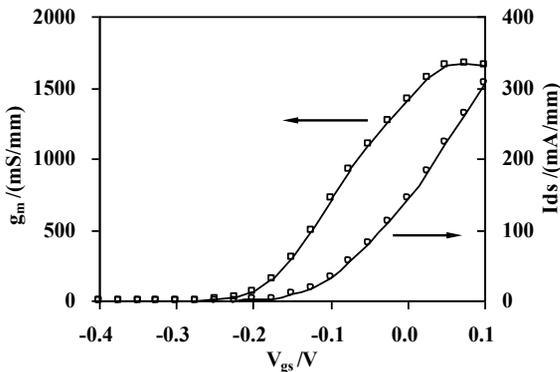


图 3 2×15 μm InP HEMT 器件转移特性曲线

Fig. 3 Transfer characteristics of the 2×15 μm InP HEMT device

2 电路设计

低噪声放大器(Low Noise Amplifier, LNA)最重要的两个指标为增益和噪声系数,通过测试半导体放大器的最佳噪声源阻抗,同时设计输入匹配网络使得输入阻抗和最佳噪声源阻抗一致,即可获得放大器的最佳噪声系数设计,称之为最佳噪声匹配,最佳噪声匹配是以牺牲增益为代价获得的。本

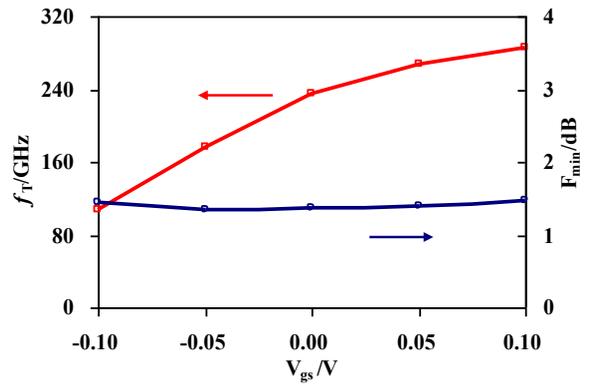


图 4 2×15 μm InP HEMT 器件最佳噪声系数和特征频率随栅极电压变化曲线

Fig. 4 Optimum noise figure and characteristic frequency of 2×15 μm InP HEMT device

设计中 220~250 GHz 低噪声放大器采用五级器件级联,多级器件级联可以确保足够的增益。多级级联放大器的噪声系数计算公式如(3)所示^[8], G_n 和 F_n 分别为第 n 级的资用功率增益和噪声因子。放大器的总噪声系数主要取决于前两级的噪声,因此,本设计中对前两级器件采取最佳噪声匹配;后三级兼顾增益匹配,在最小噪声圆和最大增益圆之间选择中间阻抗,以获得所需的增益。

$$F_{total} = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} + \frac{F_4 - 1}{G_1 G_2 G_3} + \frac{F_5 - 1}{G_1 G_2 G_3 G_4} \quad (4)$$

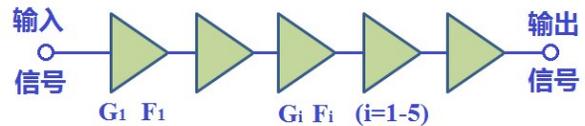


图 5 低噪声放大器拓扑

Fig. 5 Topology of the LNA

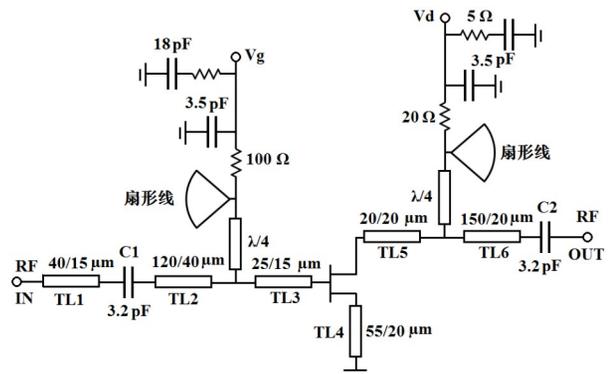


图 6 单级共源极放大器结构

Fig. 6 Single stage common source amplifier

图5和图6为220~250 GHz五级低噪声放大器的原理图和单级共源极放大器结构,有源器件均选用栅宽 $2\times 15\ \mu\text{m}$ 的器件。采用共源极放大结构,电容C1、C2为交流耦合电容,其中C1与传输线TL1~TL3构成输入匹配网络,C2与传输线TL5和TL6构成输出匹配网络;传输线TL4为源极传输线电感。四分之一波长传输线与扇形线组成栅极扼流电路,并与电阻和电容一起构成栅极偏置网络;四分之一波长传输线与扇形线组成漏极扼流电路,并与电阻和电容一起构成漏极偏置网络。第2级~第5级共源极电路与第一级电路结构相同。

表1 五级放大器增益噪声设计数据

Table 1 LNA design data

工艺	第一级	第二级	第三级	第四级	第五级
增益(dB)	5	10	16	22	26
噪声系数(dB)	4.0	6.0	6.2	6.4	6.5

基于增益-带宽积和网络综合技术,对低噪声放大器的增益和噪声综合考虑,将第一级和第二级放大级的匹配设置在最佳噪声源阻抗点,而第三级和第四级采用级间共轭匹配技术达到最大功率增益,最后一级采用输出匹配设计。表1给出了五级放大器增益噪声设计数据,从表中可以看到放大器噪声系数主要由第一级和第二级放大级决定。

230~250 GHz低噪声放大器中,晶体管的源极设计了传输线电感,可以提供感性源极负反馈,提高电路稳定性^[9];此外,栅极和漏极偏置网络均采用四分之一波长线与扇形线组成的射频扼流电路和RC低频滤波电路相结合的电路结构(如图7(a)所示),可以改善各级电路之间的隔离,从而提高整体电路稳定性^[10]。对该电路进行仿真,仿真结果如图7(b)所示,RF-DC隔离达到40 dB。

230~250 GHz低噪声放大器设计中的仿真包括原理图仿真和电磁场仿真两部分,原理图仿真中直接调用仿真软件集成的集总元件模型;电磁仿真采用三维电磁场仿真软件,结合实际物理结构,建立无源元件的精确仿真模型,该软件采用有限元法对三维结构进行精确模拟,能准确的反映出无源结构在垂直方向的场分布特性。该低噪声放大器整体电磁仿真模型如图8所示。对于太赫兹电路设计来说,仅仅采用电路的原理图设计仿真是远远不够的,版图布局所产生的寄生电容会使得设计的放大器中心频率发生偏移,因此需要三维电磁场仿真的

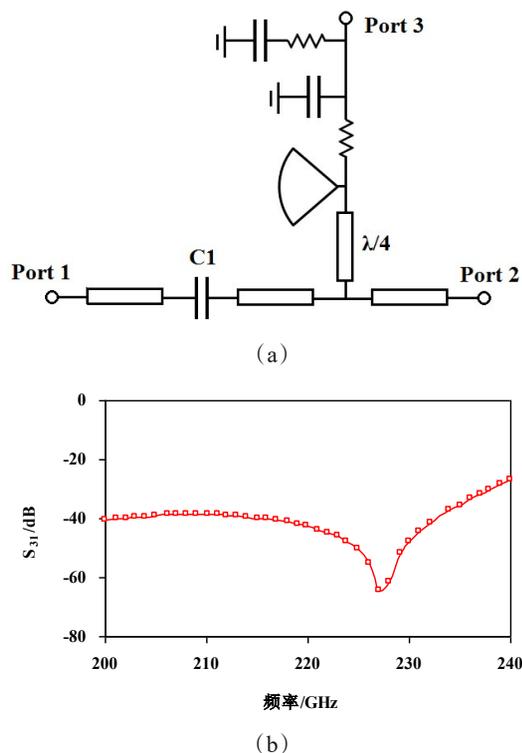


图7 偏置电路(a)及仿真结果(b)

Fig. 7 The bias circuit(a) and simulation result (b)

高精度仿真,三维电磁场仿真基于有限时域差分方法,可以考虑各种寄生元件对电路的影响。因此采用三维电磁场仿真设计可以提高模拟数据和测试数据的吻合度。

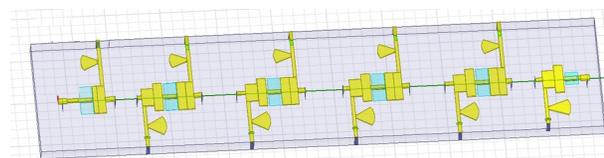


图8 三维电磁仿真模型

Fig. 8 3D EM simulation model

3 电路测试与分析

本文设计的低噪声放大器MMIC采用标准的毫米波InP HEMT工艺制作,图9为加工完成的芯片实物照片,芯片尺寸为 $1.65\ \text{mm}\times 1.30\ \text{mm}$,输入和输出为 $50\ \Omega$ GSG共面波导结构,可供在片探针测试。

230~250 GHz低噪声放大器TMIC的S参数通过在片测试得到,测试系统包括矢量网络分析仪、WR3频率扩展模块(220~325 GHz)和直流电源等。图10显示了该五级低噪声放大器TMIC的增益曲线,偏置条件确定为 $V_d=1.2\ \text{V}$, $V_g=0.1\ \text{V}$,此时漏极电流 $I_d=32\ \text{mA}$ 。测试结果表明该放大器在228 GHz

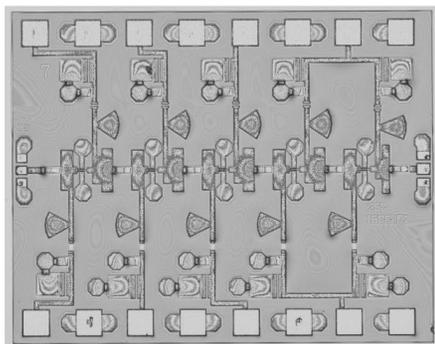


图9 低噪声放大器 TMIC 照片
Fig. 9 Photograph of the LNA TMIC

获得最高增益为 28.7 dB, 在 230~250 GHz 可以获得 21 dB 以上的增益。模拟和测试结果吻合很好, 其误差主要来源为有源器件模型和无源器件在太赫兹频段的精度和加工带来的偏差。

230~250 GHz 低噪声放大器的噪声测试是在常温下将其封装为模块后(如图 11 所示), 通过 Y 因子法(又称为冷热源法)测试得到的, 测试系统如图 12 所示, 低噪声放大器模块的输入端安装喇叭天线, 喇叭天线交替暴露于室温(热负载)和液氮低温(冷负载), 测试系统通过接收常温和低温两种状态下黑体辐射的电磁波来进行噪声系数的测试。放大器模块的输出信号通过一个下变频接收机变频到中频信号后连接到功率计。图 13 的噪声测试结果显示, 在 243~248 GHz 范围内, 该低噪声放大器噪声系数为 5.5~7.5 dB。

表 2 220~250 GHz 频段低噪声放大器特性比较
Table 2 Comparison of performance of 220~250 GHz LNA

工艺	频率(GHz)	BW (GHz)	增益(dB)	NF (dB)	功耗 (mW)	面积(mm ²)	参考文献
50 nm MHEMT	243	40	20	7.0	260	1.22	[1]
50 nm MHEMT	243	52	30	6.0	56	0.75	[2]
35 nm InP HEMT	192	56	22	7.5	NA	NA	[3]
75 nm InP HEMT	215	50	10	5.0	NA	0.52	[4]
250 nm InP HBT	250	40	20	10	58	0.2	[11]
32 nm CMOS	210	10	18	11	44.5	2.87	[12]
65 nm CMOS	297	1	21	10	35.4	1.12	[13]
130 nm SiGe	291	68	11	11	119	0.26	[14]
70 nm InP HEMT	240	20	21	7.0	38.4	2.15	本文

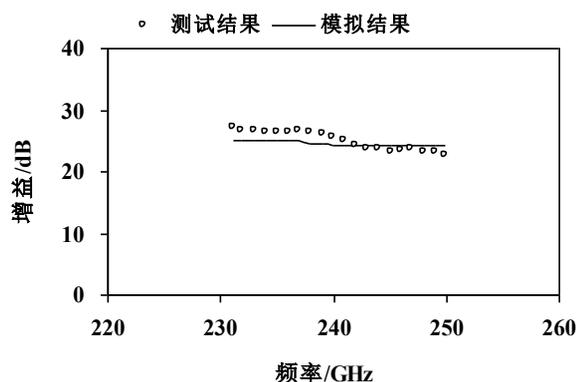


图 10 230~250 GHz 低噪声放大器增益模拟和测试曲线
Fig. 10 Simulated and measurement results for gain of the 220~250 GHz LNA TMIC

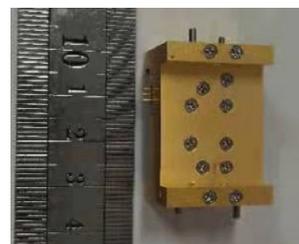


图 11 封装后的低噪声放大器
Fig. 11 LNA with package

表 2 总结了 220~250 GHz 频段低噪声放大器特性并进行了比较, 很显然与 HBT 和 CMOS 工艺相比, 基于 HEMT 工艺的低噪声放大器具有 3 dB 以上的噪声系数优势。如果要想取得更高的增益, 需要增

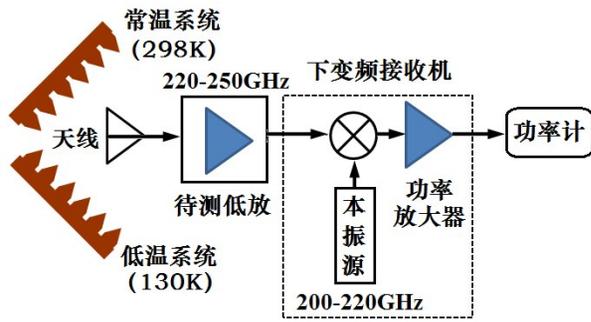


图 12 Y 因子法噪声系数测试系统

Fig. 12 Y-factor noise figure measurement diagram

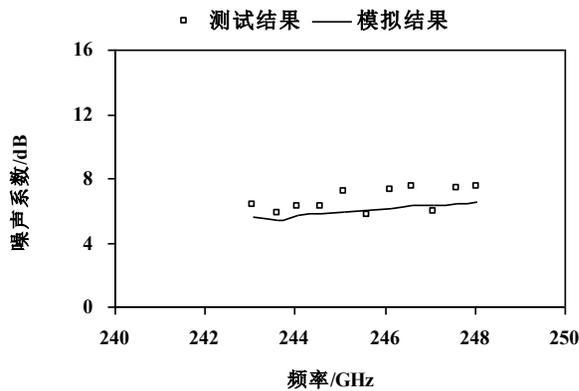


图 13 低噪声放大器噪声系数模拟和测试曲线

Fig. 13 Simulated and measurement noise figure results of the LNA TMIC

加级联的放大级的数量,而提高工作频率需要减小器件栅长。在基于 InP HEMT 工艺的放大器设计中,本文采用工艺为 70 纳米工艺,获得了和国际上报道的噪声系数水平一致的结果,同时在增益 21 dB 情况下保持了较低的直流功耗。

4 结论

本文基于标准的 InP HEMT 工艺,设计开发了一款 230~250 GHz 低噪声放大器 TMIC,该电路采用五级共源极结构,在所需频带范围内获得了较好的增益及噪声特性。实测结果表明,该单片电路在 230~250 GHz 范围内线性增益高于 21 dB,噪声系数 5.5~7.5 dB,该电路可以很方便地应用于该频段各类接收机系统中。

References

[1] V. Hurm, R. Weber, H. Massler, *et al.* A 243 GHz LNA module based on mHEMT MMICs with integrated waveguide transitions [J]. *IEEE Microwave and Wireless Components Letters*, 2013, **23**(9): 486-488.

[2] A. Tessmann, V. Hurm, A. Leuther, *et al.* A 243 GHz Low-Noise amplifier module for use in Next-Generation direct detection radiometers [C]. Proceedings of 8th European Microwave Integrated Circuits Conference, Nuremberg, Germany, 2013: 220-223.

[3] M. Varonen, P. Larkoski, A. Fung, *et al.* 160-270 GHz InP HEMT MMIC low-noise amplifiers [C]. 2012 IEEE Compound Semiconductor Integrated Circuit Symposium (CSICS), 2012: 1-4.

[4] A. Zamora, K. H. Leong, T. Reck, *et al.* A 170-280 GHz InP HEMT low noise amplifier [C], Infrared, Millimeter, and Terahertz waves (IRMMW-THz), 2014: 1-2.

[5] Y. Kawano, H. Matsumura, S. Shiba, *et al.* 230-240 GHz, 30 dB gain amplifier in InP-HEMT for multi-10 Gb/s data communication systems [C]. 2013 IEEE Compound Semiconductor Integrated Circuit Symposium (CSICS), 2013: 1-4.

[6] MAO Yan-fei, E Shi-ju, SCHMALZ Klaus, *et al.* Research on 220 GHz Low Noise Amplifiers [J]. *INFRARED*, 2019, **40**(8): 24-30. (毛燕飞, 鄂世举, SCHMALZ Klaus, 等. 220GHz 低噪声放大器研究 [J]. *红外*, 2019, **40**(8): 24-30.

[7] H. Fukui. Optimal noise figure of microwave GaAs MES-FET's [J]. *IEEE Transactions on Electron Devices*, 1979, **26**(7): 1032-1037.

[8] Liu Yongqiang, Zhang Lijiang, Wei Hongtao, *et al.* 3 mm Band Low Noise Amplifier [J]. *Semiconductor Technology*, 2014, **39**(6): 410-413. (刘永强, 张力江, 魏洪涛, 等. 3mm 波段低噪声放大器 [J]. *半导体技术*, 2014, **39**(6): 410-413.

[9] M. Varonen, R. Reeves, P. Kangaslahti, *et al.* An MMIC Low-Noise amplifier design technique [J]. *IEEE Transactions on Microwave Theory and Techniques*, 2016, **64**(3): 826-835.

[10] Wang Yutong, Wu Hongjiang, Liu Yongqiang. A 130-140 GHz MMIC Low Noise Amplifier [J]. *Semiconductor Technology*, 2017, **42**(6): 426-430. (王雨桐, 吴洪江, 刘永强. 一款 130-140 GHz MMIC 低噪声放大器 [J]. *半导体技术*, 2017, **42**(6): 426-430.

[11] K. Eriksson, S. E. Gunnarsson, V. Vassilev, *et al.* Design and characterization of H-band (220 - 325 GHz) amplifiers in a 250-nm InP DHBT technology [J]. *IEEE Transactions on Terahertz Science and Technology*, 2014, **4**(1): 56-64.

[12] Z. Wang, P.-Y. Chiang, P. Nazari, *et al.* A CMOS 210-GHz fundamental transceiver with OOK modulation [J]. *IEEE Journal of Solid-State Circuits*, 2014, **49**(3): 564-580.

[13] K. K. Tokgozet *et al.* A 273 - 301-GHz amplifier with 21-dB peak gain in 65-nm standard bulk CMOS [J]. *IEEE Microwave and Wireless Components Letters*, 2019, **29**(5): 342-344.

[14] A. Gadallah, M. H. Eissa, T. Mausolf, *et al.* Malignaggi. A 300-GHz Low-Noise amplifier in 130-nm SiGe SG13G3 technology [J]. *IEEE Microwave and Wireless Components Letters*, 2022, **32**(4): 331-334.