

## 基于 NEDI 砷化镓肖特基二极管的 D 波段和 G 波段倍频源

姚常飞<sup>1,2</sup>, 周明<sup>2</sup>, 罗运生<sup>2</sup>, 林罡<sup>1</sup>, 李姣<sup>2</sup>, 许从海<sup>2</sup>, 寇亚男<sup>2</sup>,  
吴刚<sup>2</sup>, 王继财<sup>2</sup>

- (1. 南京电子器件研究所 微波毫米波单片集成和模块电路重点实验室, 江苏 南京 210016;
2. 南京电子器件研究所 微波毫米波模块电路事业部, 江苏 南京 210016)

**摘要:** 基于南京电子器件研究所(NEDI)的 GaAs 工艺线, 通过分析器件的有源层(缓冲层、外延层)材料掺杂浓度和厚度、肖特基接触面积等, 综合优化二极管性能, 研制出了截止频率为 3.2 THz 的大赫兹变阻二极管. 基于该二极管, 通过建立其三维场结构, 采用电磁场和电路仿真软件相结合的方法, 一体化设计匹配电路和器件, 研制出了 D 波段和 G 波段倍频源. D 波段二倍频器在 152.6 GHz 测得最高倍频效率为 2.7%, 在 147.4 ~ 155 GHz 效率典型值为 1.3%. G 波段二倍频器在 172 GHz 测得最高倍频效率为 2.1%, 在 150 ~ 200 GHz 效率典型值为 1.0%.

**关键词:** 大赫兹; GaAs 肖特基二极管; 倍频器

**中图分类号:** TN77 **文献标识码:** A

## Development of D-Band and G-Band frequency multiply sources with Schottky diodes of NEDI

YAO Chang-Fei<sup>1,2</sup>, ZHOU Ming<sup>2</sup>, LUO Yun-Sheng<sup>2</sup>, LIN Gang<sup>1</sup>, LI Jiao<sup>2</sup>, XU Cong-Hai<sup>2</sup>,  
KOU Ya-Nan<sup>2</sup>, WU Gang<sup>2</sup>, WANG Ji-Cai<sup>2</sup>

- (1. Science and Technology on Monolithic Integrated Circuits and Modules Laboratory, Nanjing Electronic Devices Institute, Nanjing 210016, China;
2. Department of Microwave and Millimeter Wave Modules, Nanjing Electronic Devices Institute, Nanjing 210016, China)

**Abstract:** Terahertz Schottky varistor diode with cutoff frequency of 3.2 THz was developed based on GaAs process of Nanjing Electronic Devices Institute (NEDI). The performances of diodes are optimized by optimization of active layer (exipital layer and buffer layer) doping, thickness, and Schottky contact area. Physical structure of the nonlinear diode was setup, and EM software and circuit software were combined together for impedance matching analysis. For the D-band doubler, highest measured multiply efficiency is 2.7% at 152.6 GHz, and typical efficiency is 1.3% in 147.4 ~ 155 GHz. For the G-band doubler, highest measured multiply efficiency is 2.1% at 172 GHz, and typical efficiency is 1.0% in 150 ~ 200 GHz.

**Key words:** Terahertz, GaAs Schottky diode, multipliers

**PACS:** 84.30.Hi

### 引言

太赫兹技术广泛应用于遥感技术、深空探测、射电天文学等领域, 作为其各类应用系统的核心部件, 频率源的研究至关重要. 频率源的实现途径主要分三大类: 第一类是采用速调管、磁控管、行波管等真

空电子器件来实现, 其输出功率大, 但对实际工作条件要求苛刻, 且不易于系统的集成和小型化设计, 在很多场合其应用受到了限制; 第二类是采用固态二端器件(GUNN, IMPATT, PSVD、HBV 等)、固态三端器件(HBT、HEMT 和 PHEMT 等)和量子级联激光器(QCL)来实现; 第三类信号源则是通过其他方

式如:自由电子激光、高能加速器等实现. 固态源主要分为振荡源和倍频源,振荡源主要有二端器件和三端器件振荡器,二端器件振荡器在毫米波低端能输出上百毫瓦数量级的功率,但在 100 GHz 以上,输出功率快速下降,同样地三端器件振荡器在高频端输出功率也很低,且远远低于目前二端器件振荡器的水平. 倍频技术由于其倍频效率高、输出功率电平大,是目前获得太赫兹信号源的最主要方式.

国外自上世纪 80 年代就开展了太赫兹二极管混频倍频技术的研究,主要研究机构有:美国 NASA JPL、英国 RAL、德国 RPG 等众多公司和研究单位,已有工作到 3 THz 的商用倍频源模块和 550 GHz 的商用收发组件产品.<sup>[1]</sup> 太赫兹技术被广泛应用于各个领域,如射电天文领域,ALMA (30 ~ 1 000 GHz) 的建设,标志着太赫兹射电天文技术已发展到了一个新的水平;在各类太赫兹小型探测器方面,最引人关注的是 NASA 的小型探测器计划 (SMEX),主要有 13 颗卫星构成,其装备了各类太赫兹 T/R 组件;<sup>[2]</sup> 再者就是 ESA 于 2009 年发射的 Herschel 太空观测站,<sup>[3]</sup> 其重要组成部分是 HIFI 探测器,频率覆盖 480 ~ 1 910 GHz. 我国太赫兹固态技术研究报道较少、技术较为薄弱、离系统化应用还有很大的差距. 为实现太赫兹器件和模块的国产化,本文基于 NEDI 的 GaAs 工艺线,分析二极管材料和结构,优化匹配电路,研制出了能工作于太赫兹频段的二极管和倍频源模块,性能达到了国外同类商用产品水平.

## 1 非线性二极管研究

### 1.1 发展现状

太赫兹倍频源所取得的巨大进展是与半导体二极管技术的发展密不可分的,目前应用于太赫兹倍频的器件主要为平面肖特基二极管,其可靠性好、电路设计相对容易,为增加输入功率容量,常被制作成阵列或者平衡式结构来满足不同电路的设计. 平面肖特基二极管主要有异质结势垒变容二极管 (HBV) 和肖特基变容二极管 (PSVD), HBV 二极管由于对称的 C-V 特性和非对称的 I-V 特性,决定其只能用于奇次倍频. 采用 HBV 管设计倍频器时无需设计空闲回路,电路设计简单,无需直流偏置电路<sup>[4,6]</sup>;为提高 HBV 管输入功率容量,常被制作成多势垒的结构<sup>[5]</sup>;为解决散热问题,又有报道采用散热性能较好的 AlN 基片.<sup>[5]</sup> 随着半导体二极管技术的进一步发展,太赫兹倍频二极管由原来的分立式发展到现在的集成二极管电路技术,减小了二极管

焊接时引入的寄生效应、提高了二极管的一致性,太赫兹电路的可靠性和性能得到了进一步改善.<sup>[7-13]</sup>

### 1.2 参数设计

GaAs 肖特基二极管分为有源部分和无源部分,有源部分即非线性部分,由肖特基金属和外延层接触面产生,通过二极管的 SPICE 参数来描述其特性. 无源部分为二极管的材料,主要由 SiO<sub>2</sub> 保护层、n 外延层、n<sup>+</sup> 缓冲层、GaAs 衬底及正负极焊盘和空气桥构成,二极管剖面图和寄生参数如图 1,在电路设计时需要考虑其寄生参数的影响.

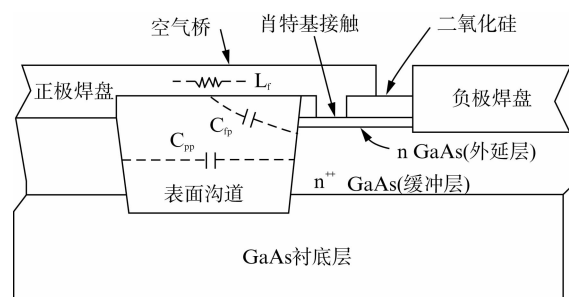


图 1 二极管物理结构及寄生参数

Fig. 1 Physical structure and parasitic parameters of the diode

决定二极管工作效率最主要的品质因素是截止频率其关系式<sup>[13]</sup>为

$$f_c = 1/(2\pi R_s C_{jo}) \quad (1)$$

$R_s$  为二极管串联电阻;  $C_{jo}$  为二极管零偏置结电容,在设计二极管时这两个参数是相互矛盾的,为了实现高的截止频率需要综合优化二极管有源层掺杂浓度、厚度及肖特基接触面积.

二极管的结电容与外加电压关系式<sup>[9]</sup>为

$$C(V) = S \sqrt{q\epsilon N_e / 2(V_{bi} - V)} + 3WS/2r \quad (2)$$

$$= [2.889r^2 \sqrt{N_e / (V_{bi} - V)} + 0.542r]fF$$

式中  $\epsilon$  外延层为相对介电参数,  $N_e$  为二极管外延层掺杂浓度,  $V_{bi}$  为内建电势差,  $r$  为接触面半径,  $S$  为接触面积.

二极管的串联电阻计算公式<sup>[10]</sup>为

$$R_s = R_{epi} + R_{spread} + R_{buffer} + R_{ohmic} \quad (3)$$

$R_{epi}$  为二极管外延层电阻,  $R_{spread}$  为扩散电阻,  $R_{buffer}$  为缓冲层电阻,  $R_{ohmic}$  为欧姆接触电阻 (该电阻值很小,一般忽略不计).

二极管外延层串联电阻计算公式<sup>[10]</sup>为

$$R_{epi} = (t_{epi} - W) / \sigma_{epi} S \quad (4)$$

$$W = \sqrt{2\epsilon(V_{bi} - V) / qN_e} \quad (5)$$

$t_{epi}$  为二极管外延层厚度,  $W$  为外延层耗尽厚度,在

式(4)中一般可忽略不计,  $\sigma_{epi}$  为外延层电导率, 可以看出该层厚度越薄, 该部分引起的电阻值越小; 接触面积越大, 电阻越小; 掺杂浓度越高, 电阻也越小, 但浓度过高, 势垒就越低, 越易反向击穿, 且共同的缺点是结电容却越大. 二极管反向击穿电压(反向电流为  $1 \mu\text{A}$  时)和该层浓度计算公式<sup>[10]</sup>为

$$V_{br} = 2.9 + 1.4 \times 10^{14} \cdot N_e^{-0.77} (\text{V}) \quad (6)$$

二极管外延层厚度取值一般为零偏置时该层的耗尽厚度, 以减小二极管串联电阻和噪声,<sup>[10]</sup> 根据图 2 曲线结合式(6)得到二极管反向击穿电压值.

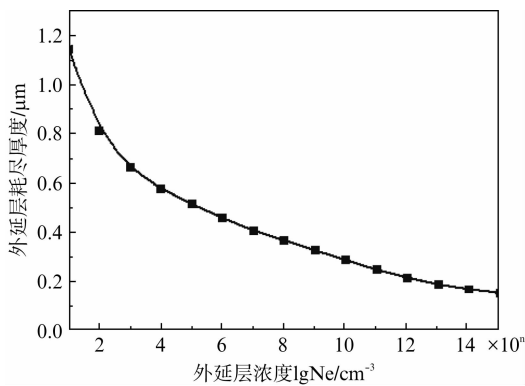


图 2 外延层浓度和耗尽厚度的关系  
Fig. 2 Depleted depth of the epitaxial layer as a function of its doping

二极管缓冲层电阻和扩散电阻计算公式分别为

$$R_{spreas} = 1 / (4\pi\delta_{buffer}\sigma_{buffer}) \quad (7)$$

$$R_{buffer} = [1 / (2\pi\delta_{buffer}\sigma_{buffer})] \cdot \ln(r_{oc}/r) \quad (8)$$

$$\delta_{buffer} = 1 / \sqrt{\pi f u_o \sigma_{buffer}} \quad (9)$$

如果缓冲层厚度 ( $t_{buffer}$ ) 大于趋肤深度 ( $\delta_{buffer}$ ), 式(7)和式(8)成立; 小于趋肤深度时, 则上式  $\delta_{buffer}$  用  $t_{buffer}$  代替.  $\sigma_{buffer}$  为二极管缓冲层电导率, 掺杂浓度越高, 电阻越小.  $r_{oc}$  为二极管肖特基接触到欧姆接触距离. 二极管趋肤深度和浓度关系如图 3, 在同一工作频率, 浓度越高, 趋肤深度越小. 缓冲层厚度越厚, 缓冲层电阻和扩散电阻电阻越小, 一般缓冲层厚度取为  $8 \mu\text{m}$ 、掺杂浓度取为  $5 \times 10^{18} \text{cm}^{-3}$ , 这时等离子共振频率为  $20 \text{THz}$ ,<sup>[9]</sup> 要实现更高的浓度和厚度工艺实现较困难. 考虑到我所实际工艺条件, 设计的二极管缓冲层厚度为  $4 \mu\text{m}$ 、掺杂浓度为  $5 \times 10^{18} \text{cm}^{-3}$ .

为了获得较优的二极管性能, 综合优化了二极管外延层厚度、浓度、接触面积这三个关键性参数. 零偏置时外延层厚度为  $0.2 \mu\text{m}$  (外延层掺杂浓度为  $2 \times 10^{17} \text{cm}^{-3}$  时的耗尽厚度)、缓冲层厚度为  $4 \mu\text{m}$

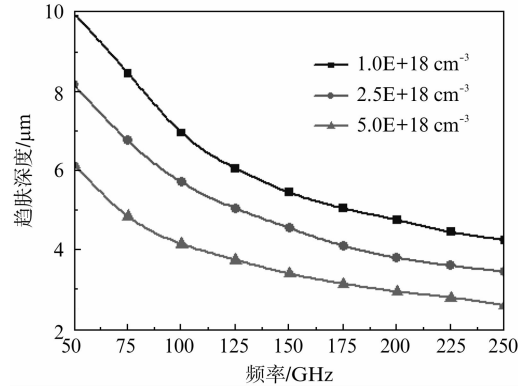


图 3 趋肤深度、缓冲层浓度和频率的关系  
Fig. 3 Relationship of skin depth, buffer layer doping and frequency

时, 数值计算得到的二极管接触面直径, 外延层掺杂浓度和截止频率关系曲线如图 4, 通过选择合理的二极管设计参数, 可以综合得到较高截止频率的二极管.

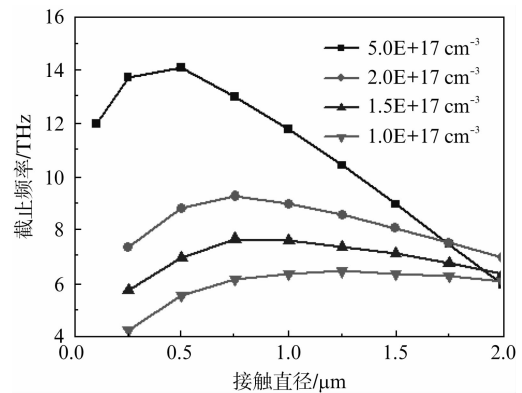


图 4 二极管截止频率、掺杂浓度和接触面直径的关系  
Fig. 4 Relationship of cutoff frequency, buffer layer doping and contacting diameter of the diode

综上所述, 最终确定的二极管物理参数如表 1, 二极管外延层浓度为  $2 \times 10^{17} \text{cm}^{-3}$ , 该层的等离子共振频率为  $3 \text{THz}$ , 远离工作频率; 正负极焊盘  $60 \times 60 \mu\text{m}^2$ ; 空气桥长  $30 \mu\text{m}$ ; 肖特基接触面积  $5 \mu\text{m}^2$ . 在同一个晶圆上, 设计出了不同阵列结构的二极管, 实物照片如图 5.

表 1 二极管材料参数设置  
Table 1 Design parameters for the diode

材料	掺杂浓度	厚度	等离子共振频率	接触面积	场仿真设置
N外延层	$2 \times 10^{17}$	$0.2 \mu\text{m}$	$3 \text{THz}$		理想导体
N <sup>+</sup> 缓冲层 ( $\epsilon=12.9$ )	$5 \times 10^{18}$	$4 \mu\text{m}$	$20 \text{THz}$	$5 \mu\text{m}^2$	有损耗介质
衬底层( $\epsilon=12.9$ )	0	$50 \mu\text{m}$	—		
SiO <sub>2</sub> 层( $\epsilon=4$ )	0	$0.1 \mu\text{m}$	—		

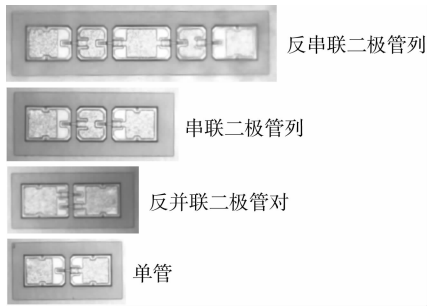


图5 二极管实物照片  
Fig. 5 Photos of the diodes

### 1.3 SPICE 参数提取

GaAs 肖特基二极管的有源特性通过其 SPICE 参数来描述,根据其 I-V (电流-电压) 测试曲线,来提取相应的主要 SPICE 模型参数:  $R_s$ ,  $C_{j0}$ ,  $n$ ,  $I_s$ , 肖特基势垒二极管的 I-V 特性<sup>[14]</sup>如下

$$I = I_s [\exp(qV_D/nKT) - 1] \quad (10)$$

$I_s$  为二极管反向饱和电流、 $K$  为玻耳兹曼常数、 $T$  为绝对温度、 $q$  为电子电荷、 $V_D$  为二极管结电压。当二极管  $V_D > 3KT/q = 0.259$  mV ( $T = 290$  K) 时,式(10)可简化为

$$I = I_s \exp(qV_D/nKT) \quad (11)$$

对式(11)两边分别取对数得到

$$\lg I = \frac{q}{nKT} V_D \lg e + \lg I_s \quad (12)$$

令  $A = q \lg e / nKT$ ,  $B = \lg I_s$ , 则式(12)简化为

$$\lg I = AV_D + B \quad (13)$$

由于二极管受  $R_s$  的影响,一般测得的 I-V 曲线中的电压  $V$  是二极管两端的电压,则  $V_D = V - IR_s$ , 代入式(13)得到

$$\lg I = A(V - IR_s) + B \quad (14)$$

在直角坐标系下,把测试得到的 I-V 曲线变换为  $\lg(I)$  和  $V$  的关系曲线如图 6,对五个单管做了抽样测试,一致性较好。在无串联电阻  $R_s$  的情况下,  $\lg(I)$  和  $V$  是成线性关系的,受  $R_s$  的影响,流过二极管的电流在比较大的情况下,测试曲线会偏离理想的线性关系<sup>[2]</sup>。  $\lg(I)$ - $V$  关系曲线斜率为

$$A = 1/\Delta V, \Delta V = V_{100\mu A} - V_{10\mu A} = 0.0834 \text{ V} \quad (15)$$

通过式(14),可推得二极管的串联电阻为

$$R_s = (V_{10\text{mA}} - V_{1\text{mA}} - \Delta V) / (10\text{mA} - 1\text{mA}) - 1\Omega = 6.4\Omega \quad (16)$$

上式中  $1\Omega$  为测试仪器扎针接触电阻。

理想因子为

$$n = \frac{q\Delta V \lg e}{KT} = 1.4 \quad (17)$$

反向饱和电流为

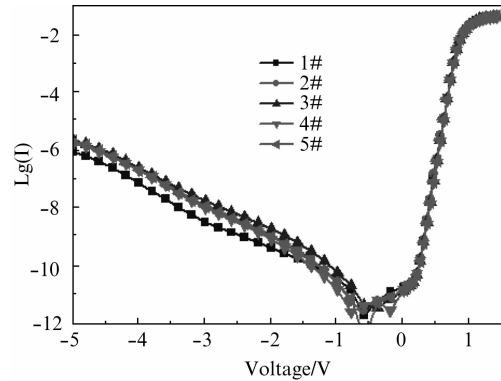


图6 二极管  $\lg(I)$ - $V$  关系测试曲线  
Fig. 6 Relationship of  $\lg(I)$ - $V$  for the diode

$$I_s = I(V) \exp(-qV/nKT) = 1.03 \times 10^{-12} \text{ A} \quad (18)$$

在表 2 中,对国外公司商用的二极管性能参数和本文设计值做了比较,二极管的主要 SPICE 参数基本和国外的商用二极管相当,由式(1)和(2)计算得到二极管的截止频率为 3.2 THz.

表2 二极管性能参数和国外公司比较  
Table 2 Comparison of diode parameters

参数	本文	VDI (SD1T7-D20)	RAL (AP2)	ACST (1MAQ08)	Teledyne (TSC-AP-03020)
串联电阻 $R_s$ ( $\Omega$ )	6.4	15	10	4.5	5
理想因子	1.40	1.30	1.17	1.24	1.15
$C_{j0}$ (fF)	7.7(计算值)	1.3(测试值)	2.0(计算值)	1.65(未说明)	9.8(计算值)
总电容 (fF)	—	—	—	9.0	30
饱和电流 (A)	$1.03 \times 10^{-12}$	$2 \times 10^{-16}$	$2 \times 10^{-15}$	—	$1 \times 10^{-14}$
1 $\mu$ A 时正向导通电压 (V)	0.525	0.73	0.6	—	0.775@1 mA
-10 $\mu$ A 时反向击穿电压 (V)	4.625	—	—	—	-5@-5 $\mu$ A

## 2 电路设计

太赫兹倍频器的电路结构经历着正交波导式,到准光式、非线性传输线 (NLTL) 式及混合集成式,再到准单片集成式的发展过程。本文结合实际情况,采用混合集成式的结构,其基本设计流程如图 7,首先倍频器采用了平衡式的结构,简化了电路设计,提高了倍频效率。其次根据相应的电路结构,建立二极管在场仿真软件 HFSS 中的结构模型,根据提取出的 S 参数文件,在路仿真软件 ADS 中确定二极管的最优输入输出阻抗,根据最优阻抗分别单独优化设计电路的各个无源部分,如输入和输出波导-微带过渡、匹配网络等无源电路。再次基于优化设计得到的无源网络结构,建立倍频器的整体场仿真模型,并提取相应的多端口 S 参数文件,在路仿真软件中分析

其性能并优化工作点,如果性能满足设计要求则设计参数输出,不满足指标要求,则重新优化设计电路的各个无源部分。

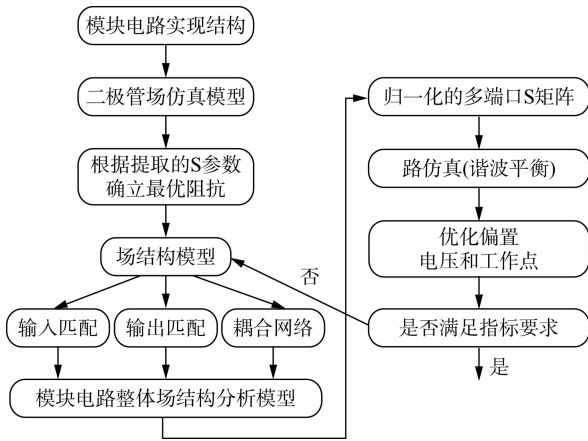


图7 倍频器设计流程  
Fig. 7 Design flow of the multiplier

## 2.1 二极管嵌入阻抗

由于工作频率极高,设计太赫兹倍频器时必需考虑二极管各种寄生参数如电感、电容的影响,采用场分析的方法可以有效地把各种影响考虑在内.在数值仿真时,如表1对二极管的材料参数做了仿真近似.根据倍频电路结构,在场软件中建立了如图8的二极管模型,二极管的肖特基结被设置成 Lumped 端口.基于去嵌入的计算方法提取二极管的 S 参数,在路仿真软件中,根据技术指标设计要求,采用谐波平衡分析方法,分析得到二极管各端口的最优阻抗。

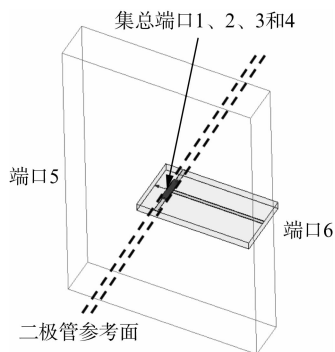


图8 二极管仿真模型  
Fig. 8 Simulation model of diode

## 2.2 电路优化设计

D 波段和 G 波段倍频器采用了相同的结构,主要由以下几部分组成,输入输出波导-微带过渡、输入输出匹配网络及中频低通滤波器.从图9可以分析得出,倍频器输入和输出电路是相互独立的,可分

别单独设计<sup>[12-13]</sup>.基于上文计算得到的二极管嵌入阻抗,采用线性分析方法优化设计模块电路各个部分的匹配网络,分别经单独优化设计后,结合二极管物理结构,在场仿真软件中建立倍频电路的整体场仿真模型如图9,提取相应的多端口 S 参数文件,结合二极管 SPICE 模型,在 ADS 中优化偏置工作点和性能指标如图10,性能满足要求设计输出,不满足指标要求,则重新优化设计电路的各个无源网络。

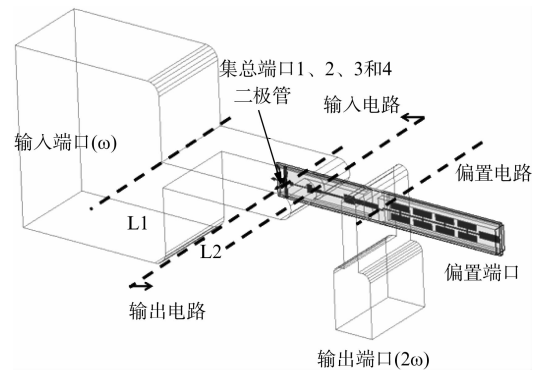


图9 倍频器电路结构  
Fig. 9 Structure of the multiplier circuit

倍频器电路传输线基板采用低损耗角的石英基片,介电参数 3.78,厚度 80  $\mu\text{m}$ ,采用 NEDI 的薄膜工艺及减薄工艺制作微带线.为考察 D 波段 ( $4.4 \times 0.6 \times 0.08 \text{ mm}^3$ ) 和 G 波段 ( $3.7 \times 0.5 \times 0.08 \text{ mm}^3$ ) 石英倍频电路基板的可靠性,我们采用 ANSYS 软件对整个模块电路作了热力学分析,因为在厚度确定的情况下,电路板长宽比例过大时容易破碎.满足热力学分析后,才实现最终设计输出。

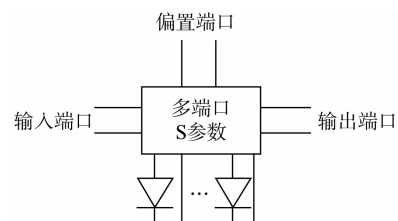


图10 模块一体化电路仿真模型  
Fig. 10 Complete simulation model of multiplier

## 3 试验研究

倍频电路采用 Epoxy 公司的 H20E 导电银胶固定石英板到壳体上,二极管同样采用该导电银胶焊接到电路上.电路壳体分上下腔加工,采用铜镀金材料.倍频器实物照片、测试系统框图、测试性能曲线

及性能比较如下图表所示. D 波段二倍频器在 152.6 GHz 测得最高倍频效率为 2.7%, 在 147.4 ~ 155 GHz 效率典型值为 1.3%. G 波段二倍频器在 172 GHz 测得最高倍频效率为 2.1%, 在 150 ~ 200 GHz 效率典型值为 1.0%. 比较看出, 倍频器指标达到了国外如 Millitech 和 MIWV 等公司同类产品水平. 为考察模块的可靠性, 我们按照 GJB - 548B—2005《微电子器件试验方法和程序》中的温冲、温循和随机振动试验条件 A 对其作了可靠性试验研究, 试验结果显示设计的模块电路能满足例行试验要求, 可以满足工程应用的需要.

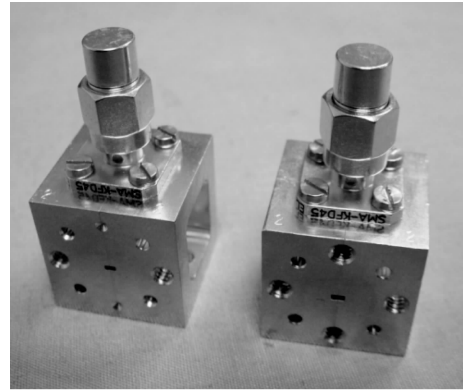


图 11 D 波段和 G 波段二倍频器照片  
Fig. 11 Photo of the D - band and G-band doubler

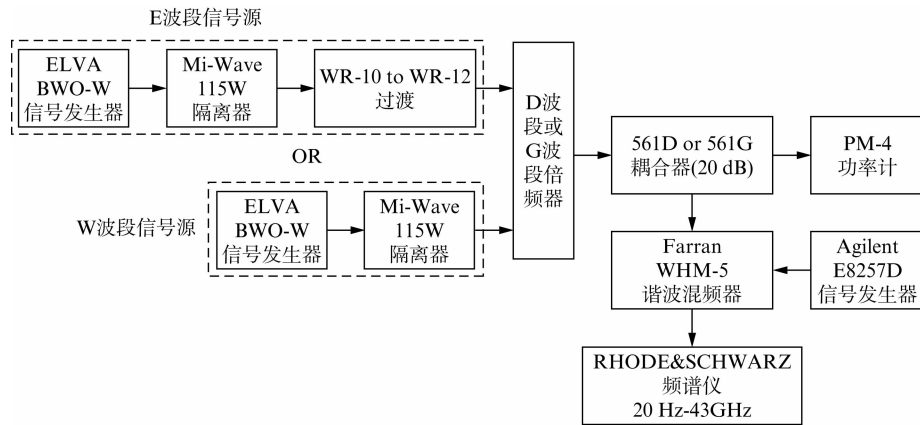


图 12 D 波段和 G 波段二倍频器测试系统  
Fig. 12 Measurement setup of the D-band and G-band doubler

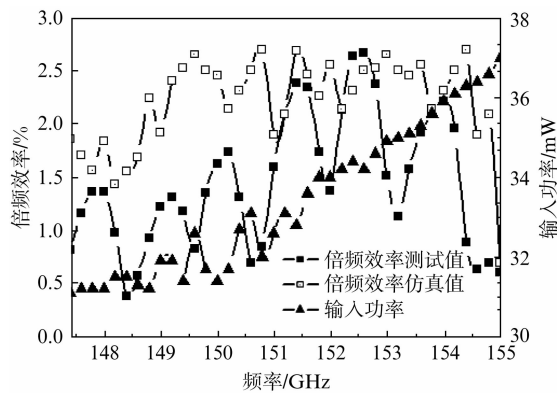


图 13 D 波段二倍频器测试曲线  
Fig. 13 Measured efficiency of the D-band doubler

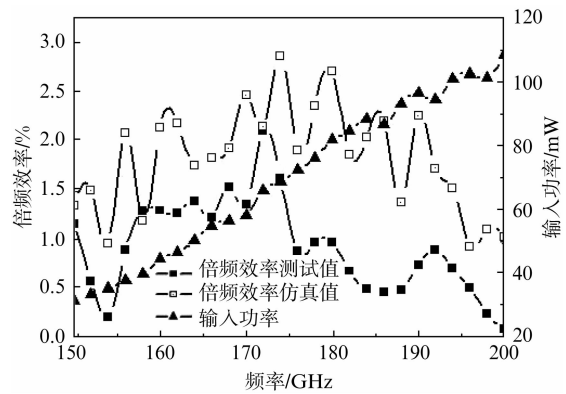


图 14 G 波段二倍频器测试曲线  
Fig. 14 Measured efficiency of the G-band doubler

表 3 二倍频器性能比较

Table 3 Performance comparison of the doublers

公司	型号(D 波段)	倍频效率	型号(G 波段)	倍频效率
本文	—	典型值 1.3%	—	典型值 1.0%
Millitech	MUD-06	典型值 1.0%	—	—
MIWV	938B	典型值 1.0%	—	—

#### 4 结论

基于 NEDI 的 GaAs 工艺线, 开展了太赫兹肖特基势垒二极管及相应模块电路的研究, 通过优化器件的有源层材料浓度、厚度和物理结构, 设计出了能工作于太赫兹频段的变阻二极管. 基于研制出的二

极管芯片,采用场和路相结合的综合仿真分析方法,研制出了 D 波段和 G 波段倍频源,其性能达到了国外同类产品水平.在现有工作基础之上,后期我们将结合二极管制作材料、寄生参数、热分析研究等,把二极管设计和电路匹配设计结合起来,综合优化太赫兹肖特基二极管和模块,以满足更高频段电路与系统的需要,为 300 GHz 及更高频段集成式倍频源的研究奠定理论与技术基础.

## References

- [1][DB/OL]: <http://www.virginiadiodes.com/>
- [2] Yao C F. Research on Microwave and Millimeter Wave Frequency Mixing and Multiplying Techniques and their Applications[D]. Nanjing: Southeast University, 2010.
- [3] Graauw T. The Herschel-Heterodyne Instrument for the Far-Infrared (HIFI) [J]. *Astronomy & Astrophysics*, 2010, **5**(8): 1-7.
- [4] Jones J R, Bishop W L, Jones S H, et al. Planar multibarrier 80/240 GHz heterostructure barrier varactor triplers [J]. *IEEE Transaction on Microwave Theory Techniques*, 1997, **45**(4): 512-517.
- [5] Xiao Q, Hesel J L, Crowe T W, et al. High-efficiency heterostructure-barrier-varactor frequency triplers using AlN substrates[C]. *IEEE MTT-S International Microwave Symposium Digest. California*: 2005: 12-17.
- [6] Vukusic J, Tomas B, T. Arezoo E, et al. A 0.2W heterostructure barrier varactor frequency tripler at 113 GHz. [J]. *IEEE Trans. Electron Devices Letters*, 2007, **28**(5): 340-342.
- [7] Maestrini A, Ward J S, Gill J J, et al. A 540-640 GHz high-efficiency four-anode frequency tripler [J]. *IEEE Transaction on Microwave Theory Techniques*, 2005, **53**(9): 2835-2843.
- [8] Maestrini A, Ward J S, Canseliet C T, et al. In-phase power-combined frequency triplers at 300 GHz [J]. *IEEE Transaction on Microwave Wireless Components Letters*, 2008, **18**(3): 218-220.
- [9] Maestrini A, Ward J S, Chattopadhyay G, et al. THz sources based on frequency multiplication and their applications [J]. *Journal of RF-Engineering and Telecommunications*, 2008, **5**(6): 118-122.
- [10] Crowe T W, Matmuch R J, Roser H P, et al. GaAs Schottky Diodes for THz Mixing Applications [J]. *Proceeding of the IEEE*, 1992, **80**(11): 1827-1841.
- [11] Rizzi B J. Planar Varactor Diodes for Millimeter and Submillimeter wavelengths [D]. Virginia: University of Virginia, 1992.
- [12] Archer J W. A high performance frequency doubler for 80 to 120 GHz [J]. *IEEE Transaction on Microwave Theory and Techniques*, 1982, **30**(5): 824-825.
- [13] Porterfield D W, Crowe T W, Bradley R F, et al. A high-power fixed-turned millimeter-wave balanced frequency doubler [J]. *IEEE Transaction on Microwave Theory Techniques*, 1999, **47**(4): 419-425.
- [14] Maas S A. *Nonlinear Microwave and RF Circuits* [M]. Boston, Artech House, 2003.