

Si基CdTe/HgCdTe分子束外延材料的位错抑制

沈川^{1,2}, 顾仁杰^{1,2}, 傅祥良¹, 王伟强¹, 郭余英¹, 陈路¹

(1. 中国科学院上海技术物理研究所 红外材料与器件重点实验室, 上海 200083;

2. 中国科学院研究生院, 北京 100039)

摘要: 基于GaAs/Si材料中位错的运动反应理论, 修正获得CdTe/Si和HgCdTe/Si外延材料中的位错运动反应模型. 采用快速退火方法对Si基HgCdTe外延材料进行位错抑制实验研究, 实验结果与理论曲线基本吻合, 从理论角度解释了不同高温热处理条件对材料体内位错的抑制作用. 对于厚度为4~10 μm的CdTe/Si进行500 °C快速退火1 min, 可使位错密度降低0.5~1个数量级, 最好结果为 $2.5 \times 10^5 \text{ cm}^{-2}$.

关键词: 碲镉汞; 热退火; 位错; 分子束外延

中图分类号: TN304.2+5 **文献标识码:** A

Dislocation reduction in CdTe/HgCdTe film prepared by MBE on Si substrate

SHEN Chuan^{1,2}, GU Ren-Jie^{1,2}, FU Xiang-Liang¹, WANG Wei-Qiang¹,
GUO Yu-Ying¹, CHEN Lu¹

(1. Key Laboratory of Infrared Imaging Materials and Detectors, Shanghai Institute of Technical Physics,
Chinese Academy of Sciences, Shanghai 200083, China;

2. Graduate School of Chinese Academy of Sciences, Beijing 100039, China)

Abstract: The dislocation movement model of HgCdTe/Si which is based on Masafumi's theory of GaAs/Si was modified and improved. Rapid thermal annealing is performed on HgCdTe/Si. The results of the experiments and the theoretical calculation agree closely. We have shown a reduction as much as one order of magnitude in the number of dislocations of CdTe/Si epilayers. The lowest etched pit density (EPD) values is $2.5 \times 10^5 \text{ cm}^{-2}$ after 500 °C rapid thermal annealing for 1 min.

Key words: HgCdTe; thermal annealing; dislocation; MBE

PACS: 68.55. Ln, 72.80. Ey, 81.05. Dz

引言

采用Si基CdTe/HgCdTe材料制备大规模红外焦平面器件是解决热可靠性问题的有效途径之一, 但其高密度位错是制约获得高性能器件的主要因素. Si和HgCdTe之间晶格失配度高达~19.3%, 由此在外延材料中产生的高密度位错(约高达 10^7 cm^{-2})将直接影响到红外器件的性能.

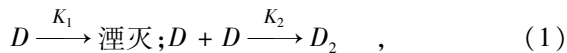
Yamaguchi等人^[1]建立了位错运动反应模型, 解释Si/GaAs中热退火对位错的抑制作用. 高温热退火是抑制材料体内位错的有效方法之一, 且广受关注^[2-5].

基于Yamaguchi等人的模型, 针对CdTe/Si和

HgCdTe/Si体系进行了修正, 建立了适用于这一体系的位错运动反应模型, 从理论上获得促使外延材料体内位错运动交合的激活条件. 实验上通过快速退火(Rapid Thermal Annealing, RTA)方法, 在高纯氮气气氛下对不同的CdTe/Si和HgCdTe/Si外延材料进行热处理, 采用位错腐蚀方法评价RTA前后材料的位错密度变化(EPD). 从而分析研究热处理过程对Si基HgCdTe材料中位错的抑制作用, 同时与理论计算进行比较.

1 简单位错模型

Yamaguchi等人^[1]通过对GaAs/Si材料在热退火过程中位错的变化研究, 提出了一个模型:



其中, D 和 D_2 分别代表位错密度和位错交合密度. 该模型把在热退火中位错密度减小的机理归结为外延材料中的位错在热条件下运动及相互作用的结果. 式(1)表示位错在再运动过程中的自由湮灭过程以及位错与位错之间在再运动过程中发生碰撞而湮灭的过程. K_1 和 K_2 分别表示位错湮灭和碰撞的概率常数. 由此, 可得如下位错运动反应式:

$$\frac{dD}{dt} = -K_1 D - K_2 D^2 \quad (2)$$

$$\frac{dD_2}{dt} = \frac{K_2 D^2}{2} \quad (3)$$

式(2)中的右边两项分别代表位错的运动自由湮灭和碰撞湮灭过程, 而式(3)中的右边项代表位错碰撞之后的再产生过程. 结合边界条件: $t = 0$ 时 $D = D_0, D_2 = 0$, 式(2)、式(3)可解为

$$D = \frac{1}{(1/D_0 + K_2/K_1) \exp(K_1 t) - K_2/K_1} \quad (4)$$

$$D_2 = (D_0^2 K_2 / K_1) \{1 - [\exp(-K_1 t)]^2\} \quad (5)$$

K_1 和 K_2 作为位错湮灭和碰撞的概率常数, 正比于外延材料中位错的运动速度, 即

$$K_1 = av, K_2 = bv, K_2/K_1 = b/a = c \quad (6)$$

其中, a, b, c 是 Yamaguchi 等人通过实验数据得到的经验常数. GaAs/Si 材料中位错在受到应力作用下的运动速度 v 由下式^[6]给出:

$$v = 9.86 \times 10^{-9} \sigma^{1.6} \exp(-E_a/KT) \quad (7)$$

其中, σ 为材料中的应力, E_a 为位错的激活能.

将式(6)和式(7)代入式(4)、式(5)中, 可得到外延材料中位错在热退火作用下的变化情况和其表现的运动反应性质. 上述模型的实质是对 K_1 和 K_2 的求解, 两者都正比于位错的运动速度, 这样模型就简化为位错的变化和其运动速度之间的关系. 模型应用了 Sun Keun Choi^[6]关于 GaAs 材料中位错运动的式(7), 可以得出, 位错的运动是热条件的变化引起了材料中应力的改变, 从而破坏了系统的平衡状态, 位错在此热应力下被激活而再运动. 因此, 可以获得 Si/GaAs 体系位错被激活产生运动所需的温度和位错抑制量的关系. 这对同是异质结构的 CdTe/Si 及 HgCdTe/Si 具有借鉴意义.

2 HgCdTe/CdTe/Si 中的位错模型

HgCdTe/CdTe/Si 多层异质外延材料的结构图如图 1 所示, 其中 HgCdTe 和 CdTe 层厚度均约 $10 \mu\text{m}$, Si 衬底的厚度约 $500 \mu\text{m}$.

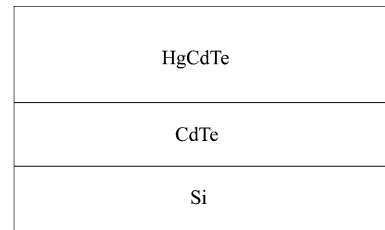


图 1 HgCdTe/CdTe/Si MBE 材料的结构图
Fig. 1 Cross section of MBE-grown HgCdTe/CdTe/Si structure

HgCdTe/Si 外延材料的热胀系数和弹性系数等都与 GaAs 材料相近, 在同一个数量级上, 因此其外延材料中的应力具有相似的性质, 可用式(7)对位错的运动速度进行计算. 由于 Si 和 HgCdTe/CdTe 存在较大的晶格失配和热失配, 材料经过热退火, 层与层之间将产生宏观形变, 相互作用发生较大变化, 所以 HgCdTe/CdTe/Si 外延材料中的应力是与多种因素有关的物理量, 需要对位错的运动速度公式进行一定的修正.

由于 HgCdTe 和 CdTe 之间的热膨胀系数和弹性系数均差别很小, 将三层异质结构简化为双层异质结构, 认为 CdTe 层即为同样厚度的 HgCdTe 层. 由此得到双层异质结构截面图, 如图 2 所示, 其中, z 轴为生长方向, x/y 分别为生长平面内 $[1-1-1]$ 和 $[01-1]$, t_s 为衬底的厚度, t_l 为外延层厚度.

外延面为 (211) 面. 在考虑材料各向异性的前提下, 利用组合杆的平衡条件, 运用任意坐标系应力与应变的关系, 建立了满足一般双轴应力模型边界条件的异质结构应变和应力分布的物理模型, 并将其应用于 Si 基 HgCdTe/CdTe 多层异质结构的应变和应力分布的研究中, 获得该种材料结构的应力、应变和弯曲的特性^[7-8].

通过组合杆模型的三个平衡条件结合新坐标下衬底和外延层应力和应变的关系, 可分别得到 x 和 y 轴方向外延层总应力为

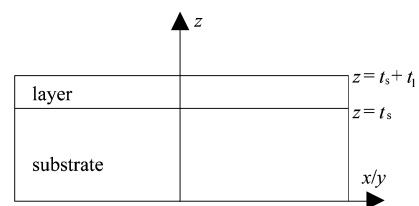


图 2 双层异质结构的截面图
Fig. 2 Cross section of double-heterostructure

$$\sigma_l^x = K_{11}^l \left(c_{ih}^x - D_l + \frac{z - t_{b,ih}^x}{r_{ih}^x} \right) + K_{12}^l \left(c_{ih}^y - D_l + \frac{z - t_{b,ih}^y}{r_{ih}^y} \right), \quad (8)$$

$$\sigma_l^y = K_{21}^l \left(c_{ih}^x - D_l + \frac{z - t_{b,ih}^x}{r_{ih}^x} \right) + K_{22}^l \left(c_{ih}^y - D_l + \frac{z - t_{b,ih}^y}{r_{ih}^y} \right), \quad (9)$$

其中, σ_s 为衬底的总应力, σ_l 为外延层的总应力; c_{ih} 为衬底和外延层的一致性热失配应变, $t_{b,ih}$ 和 $r_{b,ih}$ 分别为异质结构的中性轴位置和曲率半径, z 为图 2 中 Z 轴方向数值, 即为厚度; K_{11} 、 K_{12} 、 K_{21} 和 K_{22} 为变换下的应力和应变的关系系数。

式(8)、式(9)计算获得的外延层应力的大小在 x 和 y 轴方向上有差异, 表现为各项异性. 结合 Yamaguchi 等人的位错模型, 可以获得对应于 HgCdTe/CdTe/Si 异质结构材料位错运动反应模型. 理论计算表明, 在热退火的过程中, 位错密度的变化与生长平面内的方向、外延层的厚度、热退火时间以及热退火时的温度相关. 理论计算所用的参数如表 1 所示.

表 1 理论计算所用各种参数表

Table 1 The parameters for calculation

K_{11}^l	K_{12}^l	K_{21}^l	K_{22}^l	E_a	$a^{[1]}$	$c^{[1]}$
($\times 10^{10}$)	($\times 10^{10}$)	($\times 10^{10}$)	($\times 10^{10}$)	(eV)		
5.6077	1.2639	1.2639	4.2621	1.08 ^[1]	3.1	1.32×10^{-9}

生长平面内, x 和 y 方向位错密度的变化与退火温度的关系见图 3, 其中, 外延层厚度 20 μm , 退火时间 10 min.

由图 3 可见, 外延材料的应力和应变在不同方向的各向异性, 导致了热退火过程中不同方向位错的变化存在约 0.1 ~ 0.2 个数量级差异. 可忽略不计此差异, 因此, 以下图中的计算只考虑 x 方向位错密度的变化. 不同 HgCdTe/CdTe 外延层厚度, 位错密度随热退火温度变化的关系见图 4. 在模型计算中, 设外延层厚度分别为 10, 20, 50, 100 和 200 μm , 退火时间均为 20 min, 由图 4 可见, 当外延层厚度小于 50 μm , 三条变化曲线几乎重合; 只有当外延层厚度大于 100 μm 时, 才能看到材料中位错密度变化随厚度的差异. 而常规的 HgCdTe/CdTe/Si 外延层厚度一般都小于 30 μm , 所以在实际热退火实验中, 可以忽略外延层厚度的影响. 不同热退火时间位错密度的变化和退火温度的关系见图 5. 由图 5 可见, 在退火温度相同的情况下, 增加热退火的持续时间将明显地抑制外延材料的位错密度. 退火温度为 400 $^{\circ}\text{C}$, 退火时间为 1 min 时位错密度没有得到降低; 但是当退火时间延长至 30 min 时, 位错密度减小了 1 个

数量级. 由图 5 还可看到, 恒定退火时间升高退火温度位错抑制作用也较显著. 如当退火时间为 10 min, 退火温度在 450 $^{\circ}\text{C}$ 时, 位错密度减小了约一个数量级; 而当退火温度小于 300 $^{\circ}\text{C}$ 时, 位错几乎没有得到抑制. 很显然, 这是由于在高的退火温度下, 位错的运动速度更大, 增加了外延层中位错的碰撞和湮灭几率, 从而达到有效减少位错密度的目的.

3 实验

HgCdTe 的表面蒸发温度较低 (一般低于 400 $^{\circ}\text{C}$), 无法长时间在高温下进行退火, 因此有必要采取快速退火的方法对上述模型的实际作用进行验证.

对不同的 MCT/CdTe/Si (SMCT) 和 CdTe/Si (SCT) 外延材料样品在高纯氮气的环境下进行 RTA 处理. 所用快速退火设备为 RTP-500, 加热方式是 13 个卤钨灯辐照式加热, 样品架为 4 英寸 Silicon 片.

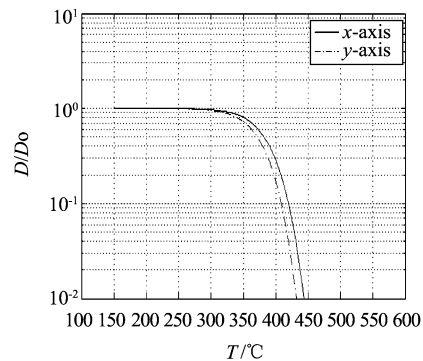


图 3 x 和 y 不同方向位错密度变化和退火温度的关系
Fig. 3 Dislocation density along x or y direction as a function of annealing temperature

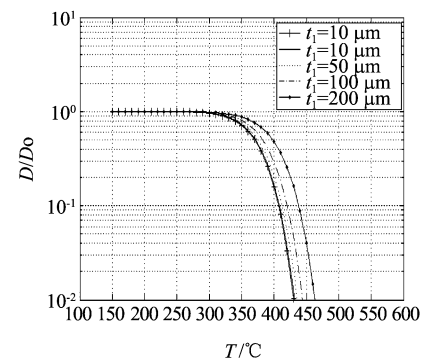


图 4 不同 HgCdTe/CdTe 外延层厚度的位错密度随热退火温度变化的关系

Fig. 4 Dislocation density for different t_1 as a function of annealing temperature

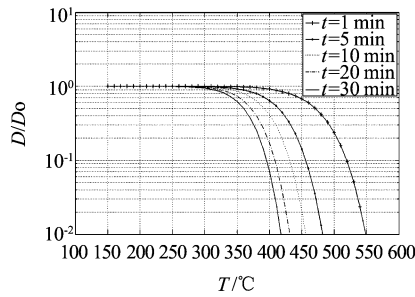


图 5 不同热退火时间位错密度变化和退火温度的关系
Fig. 5 Dislocation density as a function of annealing temperature annealed for different time

样品加热示意图如图 6 所示. 13 个卤钨灯分别在样品的上下方, 以保证加热时样品能均匀受热. 样品在 RTA 实验前后都进行 EPD 腐蚀, 实验前的腐蚀所用样品为相同大样品上邻近区域的小样品. EPD 腐蚀均采用 Chen 腐蚀液^[9], 腐蚀时间 2 分半钟, 得到实验数据如表 2 所示.

表 2 HgCdTe/Si 和 CdTe/Si 材料经过 RTA 前后的位错变化数据表
Table 2 The dislocation variations of HgCdTe/Si and CdTe/Si after RTA

No.	Serial	T/°C	t/min	dmct + ct/μm	EPD/(cm ⁻²)		D/Do
					beforeRTA/D	afterRTA/Do	
1	SCT086-13	550	1	4.1	6e6	1e6	0.17
2	SCT086-16	500	1	4.35	6e6	1.3e6	0.22
3	SCT017	500	1	9.9	7.5e6	2e6	0.27
4	SCT034	500	1	6	3e6	2.5e5	0.083
5	SCT005-1	450	1	7.8	1e7	5.5e6	0.55
6	SCT005-2	450	1	7.8	1e7	6e6	0.6
7	SCT005-3	400	1	7.8	1e7	8.5e6	0.85
8	SMCT025	400	1	21.55	8e6	7e6	0.88
9	SMCT019	400	1	20.17	5e6	5e6	1
10	SMCT015	400	1	18.6	5e6	6e6	1.2
11	SMCT026	350	1	18	8e6	8.5e6	1.06

退火温度对位错抑制作用的实验结果如图 7 所示. 由图 7 可清楚地看到实验数据点基本与理论曲线相吻合, 说明得到的 CdTe/Si 和 HgCdTe/Si 外延材料的位错运动反应模型对于实验有较好的支持.

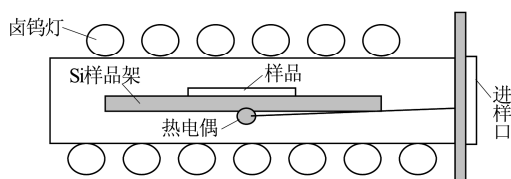


图 6 样品加热示意图
Fig. 6 The sketch of the RTA device

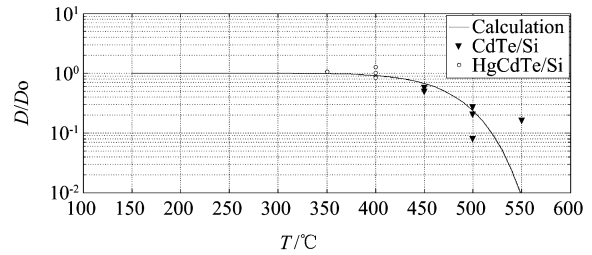


图 7 退火温度对位错抑制作用的实验结果
Fig. 7 Experimental results of RTA for SCT and SMCT materials

对于 CdTe/Si 样品, 当退火温度大于 400 °C 时, 位错抑制作用开始显现. 对于厚度为 4 ~ 10 μm 的 CdTe/Si, 500 °C 快速退火 1 min, 可使位错密度降低 0.5 ~ 1 个数量级, 最好结果为 2.5 × 10⁵ cm⁻². 由图 5 可见, 理论上对 CdTe/Si 在 400 °C 退火 30 min 也可以降低 1 个数量级, 但实验中发现 CdTe 无法承受如此长时间的退火. 当退火温度超过 550 °C, 退火时间为 1 min, CdTe/Si 样品表面开始出现蒸发现象. 为了比较样品退火前后的蒸发现象, 对退火前后的样品分别在室温下用 0.2% 溴甲醇溶液进行 10 s 的腐蚀, 结果如图 8 所示. 由图 8(a) 可见, 样品经过腐蚀背景依然均匀正常; 由图 8(b) 可见, 腐蚀后的样品表面出现点状纹理, 表明样品表面的蒸发造成腐蚀溶液对其有非均匀性腐蚀.

对于 HgCdTe/CdTe/Si 样品, 在 350 ~ 400 °C 下,

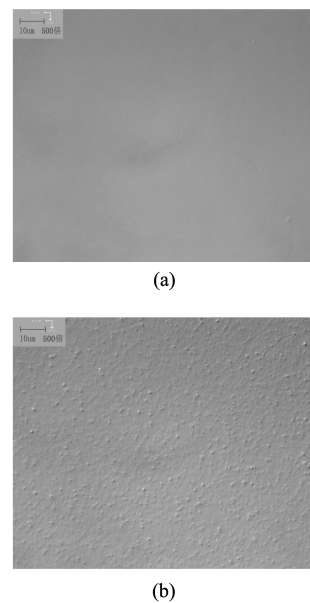


图 8 退火前后经过溴甲醇腐蚀的 SCT 样品表面光学显微图片 (a) 退火前 (b) 退火后
Fig. 8 Surface morphology of SCT materials with etching (a) before RTA (b) after RTA

快速退火时间 1 min, 未见位错密度有下降趋势, 符合理论曲线. 实验尝试了在 400 °C 下延长退火时间至 5 min 的退火条件, 该样品表面开始出现一定程度的 Hg 蒸发现象, 出现了一定程度的缺 Hg 点; 退火温度上升到 450 °C, 退火时间 1 min 时蒸发现象加剧. 同样对退火前后的样品分别用 0.2% 溴甲醇溶液进行 10 s 的腐蚀, 结果如图 9 所示. 图 9(b) 中样品在腐蚀后呈现有粗颗粒状背景且不均匀, 与图 9(a) 的均匀平滑表面对比明显. 同时, 对退火前后的 SMCT028 样品做傅里叶红外透射 (FTIR) 光谱测试分析, 得到样品的透射光谱对比图, 如图 10 所示. 由图 10 可以看出, 经过高温退火后 SMCT 样品的吸收边发生较大的偏移, 也印证了样品在高温下表面蒸发较严重, 高纯氮气气氛并不能起到有效的保护作用; 但是, 对 400 °C 退火, 时间 5 min 的 SMCT 样品做 EPD 位错腐蚀, 虽然表面情况不佳, 对比退火前的样品依然能看到较明显的位错变化. 因此 HgCdTe/CdTe/Si 的位错抑制实验条件有待进一步优化. 如可在 Hg 蒸汽压下进行长时间的退火, 或提高温度的退火, 以避免表面劣化现象.

4 结论

通过建立 MBE 生长的 HgCdTe/CdTe/Si 材料在

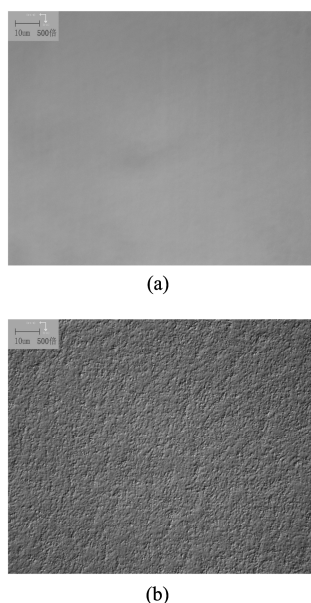


图 9 经过溴甲醇腐蚀的 SMCT 样品表面光学显微图 (a) 退火前 (b) 退火后
Fig. 9 Surface morphology of SMCT materials with etching (a) before RTA (b) after RTA

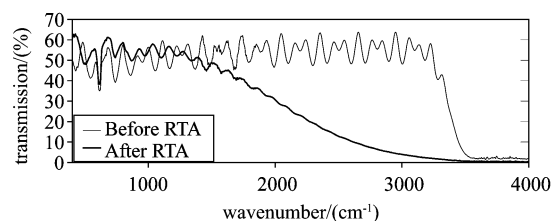


图 10 退火前后 SMCT028 透射光谱
Fig. 10 FTIR spectra of SMCT028 before and after RTA

热退火过程中的位错运动反应模型, 研究位错的改善机理. 模型的理论计算表明, 热退火过程中, HgCdTe/CdTe/Si 异质结构中位错密度的变化和生长平面内的方向、外延层的厚度、热退火时间以及热退火时的温度相关. 其中, 生长平面内的方向和外延层的厚度对位错密度的变化影响较小, 在一定实验精度下可以忽略不计, 只考虑热退火时间和温度对位错密度的影响. 通过与快速退火实验数据的对比, 得到此模型对实验有较好的支持, 为进一步的实验研究作好理论支持.

REFERENCES

- [1] Yamaguchi M, Yamamoto A, Tachikawa M, *et al.* Defect reduction effects in GaAs on Si substrates by thermal annealing[J]. *Appl. Phys. Lett.* 1988, **53**(23):2293-2295.
- [2] Shin S H, Arias J M, Edwall D D, *et al.* Dislocation reduction in HgCdTe on GaAs and Si[J]. *J. Vac. Sci. Technol. B*, 1992, **10**(4):1492-1498.
- [3] Sasaki T, Oda N. Dislocation reduction in HgCdTe on GaAs by thermal annealing[J]. *J. Appl. Phys.* 1995, **78**(5):3121-3124.
- [4] Brill G, Farrell S, Chen Y P, *et al.* Dislocation reduction of HgCdTe/Si through ex situ annealing[J]. *Journal of Electronic Materials*, 2010, **39**(7):967-973.
- [5] Farrell S, Brill G, Chen Y, *et al.* Ex situ thermal cycle annealing of molecular beam epitaxy grown HgCdTe/Si layers[J]. *Journal of Electronic Materials*, 2010, **39**(1):43-48.
- [6] Choi S K, Mihara M, Ninomiya T. Dislocation velocities in GaAs[J]. *Japanese Journal of Applied Physics*, 1977, **16**(5):737-745.
- [7] WANG Qing-Xue. Study on models of strain and stress distribution in heterostructures[J]. *Acta Physica Sinica*(王庆学. 异质结构的应变和应力分布模型研究. *物理学*), 2005, **54**(8):3757-3763.
- [8] WANG Yuan-Zhang. Study on HgCdTe/CdTe epilayers by molecular beam epitaxy[D]. Doctoral Dissertation of Graduate School of Chinese Academy of Sciences(王元樟. Si 基分子束外延 HgCdTe/CdTe 评价与表征研究. 中国科学院研究生院博士论文), 2006.
- [9] Chen J S. Etchant for revealing dislocations in II-IV compounds[P]. **US Patent**, 1990.